



DOCKET NO.: 51876P606

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

File the Application of:

EUN-JUNG JANG

Application No.: 10/814,675

Filed: March 30, 2004

For: **semiconductor memory device
capable of stably performing entry
and exit operations of self refresh
mode and the self refresh method
thereof**

Art Group:

Examiner:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

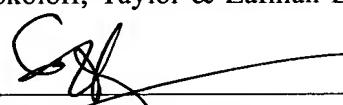
Applicant respectfully requests a convention priority for the above-captioned application, namely:

COUNTRY	APPLICATION NUMBER	DATE OF FILING
Republic of Korea	10-2004-0014420	3 March 2004

A certified copy of the document is being submitted herewith.

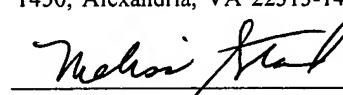
Dated: 9/27/05

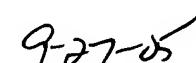
Respectfully submitted,
Blakely, Sokoloff, Taylor & Zafman LLP


Eric S. Hyman, Reg. No. 30,139

12400 Wilshire Boulevard, 7th Floor
Los Angeles, CA 90025
Telephone: (310) 207-3800

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.


Melissa Stead


Date

BEST AVAILABLE COPY



DJW

TRANSMITTAL FORM

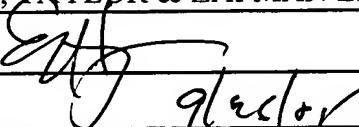
(to be used for all correspondence after initial filing)

		Application No.	10/814,675
		Filing Date	March 30, 2004
		First Named Inventor	Eun-Jung Jang
		Art Unit	
		Examiner Name	
Total Number of Pages in This Submission	6	Attorney Docket Number	51876P606

ENCLOSURES (check all that apply)

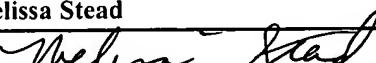
<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Response <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input type="checkbox"/> PTO/SB/08 <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/ Incomplete Application <input type="checkbox"/> Basic Filing Fee <input type="checkbox"/> Declaration/POA <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s)	<input type="checkbox"/> After Allowance Communication to Group <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):	<div style="border: 1px solid black; padding: 5px; min-height: 100px; vertical-align: top;"> Request for Priority; return postcard </div>	Remarks	
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>
					<input type="checkbox"/>

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Eric S. Hyman, Reg. No. 30,139 BLAKELY, SOKOLOFF, TAYLOR & ZAFMAN LLP
Signature	
Date	9-27-05

CERTIFICATE OF MAILING/TRANSMISSION

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Typed or printed name	Melissa Stead
Signature	
Date	9-27-05



FEET TRANSMITTAL for FY 2005

Patent fees are subject to annual revision.

Applicant claims small entity status. See 37 CFR 1.27.

TOTAL AMOUNT OF PAYMENT

(\$)

Complete if Known

Application Number	10/814,675
Filing Date	March 30, 2004
First Named Inventor	Eun-Jung Jang
Examiner Name	
Art Unit	
Attorney Docket No.	51876P606

METHOD OF PAYMENT (check all that apply)

Check Credit card Money Order None Other (please identify): _____
 Deposit Account Deposit Account Number: 02-2666 Deposit Account Name: Blakely, Sokoloff, Taylor & Zafman LLP

For the above-identified deposit account, the Director is hereby authorized to: (check all that apply)

Charge fee(s) indicated below Charge fee(s) indicated below, except for the filing fee
 Charge any additional fee(s) or underpayment of fee(s) Credit any overpayments
 under 37 CFR §§ 1.16, 1.17, 1.18 and 1.20.

FEE CALCULATION

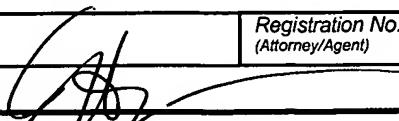
Large Entity Small Entity

Fee Code	Fee (\$)	Fee Code	Fee (\$)	Fee Description	Fee Paid
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet.	
2053	130	2053	130	Non-English specification	
1251	120	2251	60	Extension for reply within first month	
1252	450	2252	225	Extension for reply within second month	
1253	1,020	2253	510	Extension for reply within third month	
1254	1,590	2254	795	Extension for reply within fourth month	
1255	2,160	2255	1,080	Extension for reply within fifth month	
1401	500	2401	250	Notice of Appeal	
1402	500	2402	250	Filing a brief in support of an appeal	
1403	1,000	2403	500	Request for oral hearing	
1451	1,510	2451	1,510	Petition to institute a public use proceeding	
1460	130	2460	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
1809	790	1809	395	Filing a submission after final rejection (37 CFR § 1.129(a))	
1810	790	2810	395	For each additional invention to be examined (37 CFR § 1.129(b))	

Other fee (specify) _____

SUBTOTAL (2) **(\$)**

Complete (if applicable)

Name (Print/Type)	Eric S. Hyman	Registration No. (Attorney/Agent)	30,139	Telephone	(310) 207-3800
Signature				Date	1/25/05



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2004-0014420
Application Number

출원년월일 : 2004년 03월 03일
Date of Application
MAR 03, 2004

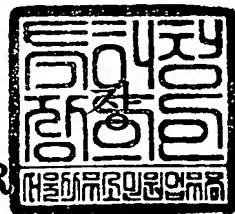
출원인 : 주식회사 하이닉스반도체
Applicant(s) Hynix Semiconductor Inc.



2004년 03월 12일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서	
【권리구분】	특허	
【수신처】	특허청장	
【참조번호】	0002	
【제출일자】	2004.03.03	
【발명의 명칭】	안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체 메모리 소자	
【발명의 영문명칭】	SEMICONDUCTOR MEMORY DEVICE HAVING SAFELY ENTRY AND EXIT FOR SELF-REFRESH MODE	
【출원인】		
【명칭】	주식회사 하이닉스반도체	
【출원인코드】	1-1998-004569-8	
【대리인】		
【명칭】	특허법인 신성	
【대리인코드】	9-2000-100004-8	
【지정된변리사】	변리사 정지원, 변리사 원석희, 변리사 박해천	
【포괄위임등록번호】	2000-049307-2	
【발명자】		
【성명의 국문표기】	장은정	
【성명의 영문표기】	JANG, Eun Jung	
【주민등록번호】	790115-2036721	
【우편번호】	138-779	
【주소】	서울특별시 송파구 송파2동 한양아파트 30-401	
【국적】	KR	
【심사청구】	청구	
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 특허법인 신성 (인)	
【수수료】		
【기본출원료】	48	면 38,000 원
【가산출원료】	0	면 0 원

1020040014420

출력 일자: 2004/3/13

【우선권주장료】	0	건	0	원
【심사청구료】	21	항	781,000	원
【합계】	819,000	원		

【요약서】**【요약】**

본 발명은 안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체메모리소자를 제공하기 위한 것으로, 이를 위한 본 발명으로 노말모드에서 외부클럭을 입력받기 위한 클럭 노말버퍼; 노말모드에서 클럭인에이블신호를 입력받기 위한 CKE 노말버퍼; 셀프리프레쉬모드에서 클럭인에이블신호를 입력받아 셀프리프레쉬-클럭인에이블신호를 생성하기 위한 CKE 셀프리프레쉬-버퍼; 상기 클럭노말버퍼의 출력클럭으로 내부클럭을 생성하기 위한 내부클럭 생성수단; 입력된 클럭인에이블신호를 클럭신호에 동기시켜 내부-클럭인에이블신호로 출력하기 위한 CKE 클럭동기화수단; 내부에서 생성된 클럭인에이블신호의 레벨을 감지하여 CKE-레벨신호를 생성하기 위한 CKE 레벨 감지수단; 셀프리프레쉬모드 동안 상기 CKE-레벨신호에 제어받아 외부클럭을 입력받기 위한 클럭 셀프리프레쉬-버퍼; 및 상기 CKE-레벨신호에 응답하여 셀프리프레쉬커맨드를 활성화시키고, 상기 CKE-레벨신호 및 상기 클럭 셀프리프레쉬-버퍼의 출력신호에 응답하여 셀프리프레쉬커맨드를 비활성화시키는 셀프리프레쉬커맨드생성수단을 구비하는 반도체메모리소자를 제공한다.

【대표도】

도 3

【색인어】

셀프리프레쉬, 클럭인에이블, Synchronous, noise, DLL

【명세서】**【발명의 명칭】**

안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체 메모리 소자

{SEMICONDUCTOR MEMORY DEVICE HAVING SAFELY ENTRY AND EXIT FOR SELF-REFRESH MODE}

【도면의 간단한 설명】

도 1은 종래기술에 따른 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체메모리소자
의 블록 구성도.

도 2는 도 1의 동작 파형도.

도 3은 본 발명에 따른 안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체
메모리소자의 블록구성도.

도 4는 도 3의 동작 파형도.

도 5는 도 3의 클럭 셀프리프레쉬-버퍼의 내부 회로도.

도 6는 도 3의 CKE 클럭동기화부의 내부회로도.

도 7은 도 3의 CKE 레벨감지부의 내부 회로도.

도 8은 도 3의 셀프리프레쉬커맨드생성부의 내부회로도.

도 9는 도 3의 시뮬레이션 파형도로써, 셀프리프레쉬모드의 진입 및 탈출 시의 반도체메
모리소자의 동작을 나타냄.

도 10a 및 도 10b는 도 3의 시뮬레이션 파형도로써, 셀프리프레쉬모드에서 유효하지 않
은 클럭인에이블신호가 활성화되는 경우를 도시함.

도 11은 도 3의 CKE 클럭동기화부의 제2 실시 예에 따른 내부 회로도.

도 12는 도 11의 카운팅부의 내부 블록구성도.

도 13은 도 12의 쉬프팅부의 내부 회로구성도.

도 14는 제2 실시예에 따른 CKE 클럭동기화부를 구비한 경우 셀프리프레쉬 진입 및 탈출에 대한 시뮬레이션 결과도.

도 15는 제2 실시예에 따른 CKE 클럭동기화부를 구비한 경우 셀프리프레쉬 모드 중 DLL이 업데이트되는 과정에 대한 시뮬레이션 결과도.

* 도면의 주요 부분에 대한 부호의 설명

400 : 클럭 셀프리프레쉬-버퍼

600 : CKE 레벨감지부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 반도체 설계 기술에 관한 것으로, 특히 안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체메모리소자에 관한 것이다.

<20> 일반적으로, DRAM에서 데이터는 셀 커패시터에 전하의 형태로 저장되는데 누설전류 등의 이유에 의해 저장된 전하는 유실된다. 따라서 데이터가 완전히 소멸되

기 전에 일정주기마다 저장된 데이터를 꺼내서 증폭시켜 다시 써넣는 반복된 과정이 필요하며, 이를 리프레쉬(Refresh) 동작이라 한다.

<21> 또한, 상기와 같이 리프레쉬모드의 종료 후에는 DLL를 설정하기 위해 200 사이클(cycle)의 시간이 요구되는데, 이는 리프레쉬 모드의 기간 중에 입력버퍼 및 출력드라이버 등을 모두 디-액티브(deactivate)하여 파워다운시키므로 DLL의 설정값이 소멸되기 때문이다.

<22> 도 1은 셀프리프레쉬모드의 진입 및 탈출을 수행하는데 관련된, 종래기술에 따른 반도체 메모리소자의 블록 구성도이다.

<23> 도 1를 참조하면, 반도체 메모리 소자는 노말모드에서 외부클럭(CLK)을 입력받기 위한 클럭 노말버퍼(10)와, 노말모드에서 클럭인에이블신호(CKE)를 입력받기 위한 CKE 노말버퍼(20)와, 셀프리프레쉬모드에서 클럭인에이블신호(CKE)를 입력받아 셀프리프레쉬-클럭인에이블신호(ckel_s)를 생성하기 위한 CKE 셀프리프레쉬-버퍼(30)와, 클럭 노말버퍼(20)의 출력클럭(intCLK1)을 내부클럭(intCLKp)으로 생성하기 위한 내부클럭 생성부(40)와, CKE 노말버퍼(20)의 출력신호(ckel)를 내부클럭(intCLKp)에 동기시켜 내부-클럭인에이블신호(ckes)로 출력하기 위한 CKE 클럭동기화부(50)와, 내부-클럭인에이블신호(ckes)와 셀프리프레쉬-클럭인에이블신호(ckel_s)의 레벨을 감지하여 셀프리프레쉬커맨드(sref)를 생성하기 위한 셀프리프레쉬커맨드 생성부(60)를 구비한다.

<24> 참고적으로, 상술한 버퍼(10, 20, 30)들은 셀프리프레쉬커맨드(sref)에 의해 인에이블 또는 디스에이블된다.

<25> 도 2는 도 1의 동작 과정도로써, 이를 참조하여 반도체 메모리 소자의 셀프리프레쉬 모드의 진입 및 탈출에 대해서 살펴보도록 한다.

<26> 도 2를 참조하면, 먼저 반도체메모리소자에 클럭인에이블신호(CKE)가 논리레벨 '로우'로 천이되고 오토리프레쉬신호(AREFP6)가 입력되어 셀프리프레쉬 모드로의 진입에 대한 명령이 인가된다. 이어 CKE 클럭동기화부(50)는 CKE 노말버퍼(20)를 통해 입력된 클럭인에이블신호(ckel)를 내부클럭(intCLKp)에 동기시켜 내부-클럭인에이블신호(ckes)로 출력한다. 셀프리프레쉬커맨드생성부(60)는 내부-클럭인에이블신호(ckes)의 활성화 시 오토리프레쉬커맨드(AREFP6)가 감지되면 셀프리프레쉬커맨드(sref)를 활성화시킴으로써, 반도체 메모리 소자가 셀프리프레쉬모드에 진입되도록 한다.

<27> 이어 셀프리프레쉬커맨드(sref)에 응답하여 CKE 셀프리프레쉬-버퍼(30)는 구동을 시작하며, 클럭 노말버퍼(10) 및 CKE 노말버퍼(20)가 구동을 종료한다.

<28> 이후, 소자에 클럭인에이블신호(CKE)의 논리레벨 '하이'로의 천이가 인가되어, 셀프리프레쉬 모드의 탈출에 대한 명령이 인가된다. 셀프리프레쉬커맨드생성부(60)는 CKE 셀프리프레쉬-버퍼(30)에 의해서 입력된 셀프리프레쉬-클럭인에이블신호(ckel_s)의 활성화에 응답하여 셀프리프레쉬 커맨드(sref)를 비활성화시킴으로써, 소자가 셀프리프레쉬모드를 탈출하도록 한다.

<29> 이어, 셀프리프레쉬커맨드(sref)에 응답하여 클럭 노말버퍼(10) 및 CKE 노말버퍼(20)가 구동되므로, 클럭인에이블신호(CKE)에 응답하여 CKE 노말버퍼(20)의 출력신호(ckel)가 논리레벨 '로우'로 천이되며, 클럭 노말버퍼(10)의 출력클럭(intCLK1)에 응답하여 내부클럭 생성부(40)가 내부클럭(intCLKp)을 생성한다. 따라서, CKE 클럭동기화부(50)는 CKE 노말버퍼(20)의 출력신호(ckel)를 내부클럭(intCLKp)에 동기시켜 내부-클럭인에이블신호(ckes)를 논리레벨 '로우'로 천이시키므로써, 다음 셀프리프레쉬 모드 진입을 준비한다. 또한, 셀프리프레쉬커맨드(sref)에 응답하여 CKE 셀프리프레쉬-버퍼(30)가 구동을 종료한다.

<30> 종래의 기술에서 DRAM의 셀프리프레쉬모드에 진입하게 되면, DRAM은 동작 전류를 줄이기 위하여 입력버퍼 등의 구동을 종료시키며, 내부클럭의 발생을 중지한다. 그리고 셀프리프레쉬모드의 종료를 위한 클럭인에이블신호의 논리레벨 '하이'로의 천이를 감지하기 위한 CKE 셀프리프리프레쉬-버퍼만을 구동시킨다. 따라서, 내부클럭이 발생되지 않으므로 셀프리프레쉬모드의 종료는 외부클럭과는 무관하게 어신크로너스(asynchronous)하게 이뤄진다.

<31> 또한, DRAM에서 셀프리프레쉬모드는 대개의 경우 Deep Power Down Mode와 같이 극도로 소자의 전력소모를 줄이기 위해 사용되기 때문에, DRAM에 인가되는 커맨드들을 입력받기 위한 버퍼들도 구동이 종료되며, 기준전압 발생원에 대한 전원의 인가도 중지된다. 이러한 상황에서 셀프리프레쉬 모드를 유지하기 위해서는 클럭인에이블신호의 입력레벨이 LVCMOS 로우레벨을 유지하여나 하나, 상술한 바와 같이 전원이 꺼지는 과정에서 보드 배선간에 커플 노이즈(coupling noise)에 의해 클럭인에이블신호가 논리레벨 '로우'를 유지하지 못하고 글리치성의 노이즈가 발생된다.

<32> 그러므로, 상술한 바와 같이 셀프리프레쉬모드에서 클럭인에이블신호를 감지하는 CKE 셀프리프레쉬-버퍼가 클럭에 동기되지 않고 동작되기 때문에, 상기 글리치성 노이즈인 클럭인에이블신호에 의해 셀프리프레쉬모드가 종료되어 DRAM이 오동작하는 문제가 발생된다.

【발명이 이루고자 하는 기술적 과제】

<33> 본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위하여 제안된 것으로, 셀프리프레쉬모드의 진입 및 탈출을 안정적으로 수행하는 반도체 메모리 소자 및 그를 위한 구동방법을 제공한다.

【발명의 구성 및 작용】

<34> 상기의 기술적 과제를 달성하기 위한 본 발명에 따르면, 반도체 메모리 소자는 노말모드에서 외부클럭을 입력받기 위한 클럭 노말버퍼; 노말모드에서 클럭인에이블신호를 입력받기 위한 CKE 노말버퍼; 셀프리프레쉬모드에서 클럭인에이블신호를 입력받아 셀프리프레쉬-클럭인에이블신호를 생성하기 위한 CKE 셀프리프레쉬-버퍼; 상기 클럭노말버퍼의 출력클럭으로 내부클럭을 생성하기 위한 내부클럭 생성수단; 입력된 클럭인에이블신호를 클럭신호에 동기시켜 내부-클럭인에이블신호로 출력하기 위한 CKE 클럭동기화수단; 내부에서 생성된 클럭인에이블신호의 레벨을 감지하여 CKE-레벨신호를 생성하기 위한 CKE 레벨 감지수단; 셀프리프레쉬모드 동안 상기 CKE-레벨신호에 제어받아 외부클럭을 입력받기 위한 클럭 셀프리프레쉬-버퍼; 및 상기 CKE-레벨신호에 응답하여 셀프리프레쉬커맨드를 활성화시키고, 상기 CKE-레벨신호 및 상기 클럭 셀프리프레쉬-버퍼의 출력신호에 응답하여 셀프리프레쉬커맨드를 비활성화시키는 셀프리프레쉬커맨드생성수단을 구비한다.

<35> 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.

<36> 도 3은 본 발명에 따른 안정적으로 셀프리프레쉬모드의 진입 및 탈출을 수행하는 반도체 메모리소자의 블록구성도이다.

<37> 도 3를 참조하면, 반도체메모리소자는 노말모드에서 외부클럭(CLK)을 입력받기 위한 클럭 노말버퍼(100)와, 노말모드에서 클럭인에이블신호(CKE)를 입력받기 위한 CKE 노말버퍼(200)와, 셀프리프레쉬모드에서 클럭인에이블신호(CKE)를 입력받아 셀프리프레쉬-클럭인에이블신호(ckel_s)를 생성하기 위한 CKE 셀프리프레쉬-버퍼(300)와, 클럭 노말버퍼(100)의 출력클럭(intCLK1)으로 내부클럭(intCLKp)을 생성하기 위한 내부클럭 생성부(500)와, 입력된 클럭인에이블신호를 클럭에 동기시켜 내부-클럭인에이블신호(ckes)로 출력하기 위한 CKE 클럭동기화부(600)와, 클럭인에이블신호(CKE)의 레벨을 감지하여 CKE-레벨신호(clk_sw)를 생성하기 위한 CKE 레벨 감지부(700)와, 셀프리프레쉬모드 동안 상기 CKE-레벨신호(clk_sw)에 제어받아 외부클럭(CLK)을 입력받기 위한 클럭 셀프리프레쉬-버퍼(400)와, CKE-레벨신호(clk_sw)에 응답하여 셀프리프레쉬커맨드(sref)를 활성화시키고, CKE-레벨신호(clk_sw) 및 클럭 셀프리프레쉬-버퍼(400)의 출력신호(clk_sref)에 응답하여 셀프리프레쉬커맨드(sref)를 비활성화시키는 셀프리프레쉬커맨드생성부(800)를 구비한다.

<38> 참고적으로, CKE 클럭동기화부(600)에 CKE 레벨감지부(700)의 CKE-레벨신호(clk_sw) 및 클럭 셀프리프레쉬-버퍼(400)의 클럭스트로밍신호(clk_sref)를 추가로 입력하므로, 셀프리프레쉬 모드 중 DLL의 업데이트를 수행하도록 하는데 이에 대해서 후술하도록 한다.

<39> 또한, CKE 셀프리프레쉬-버퍼(300)와 클럭 셀프리프레쉬-버퍼(400)는 CKE 노말버퍼(100) 및 클럭 노말버퍼(200)에 비해 사이즈가 작기 때문에 소모하는 전력이 상대적으로 매우 작다.

<40> 도 4는 도 3의 동작파형도로써, 이를 참조하여 셀프리프레쉬모드의 진입 및 탈출에 대한 반도체 메모리 소자의 동작을 살펴보도록 한다.

<41> 먼저 반도체메모리소자에 클럭인에이블신호(CKE)가 논리레벨 '로우'로 천이되고 오토리프레쉬신호(AREF)가 입력되어 셀프리프레쉬 모드로의 진입에 대한 명령이 인가된다. 이어 CKE 클럭동기화부(600)는 CKE 노말버퍼(200)를 통해 입력된 클럭인에이블신호(ckel)를 내부클럭(intCLKp)에 동기시켜 내부-클럭인에이블신호(ckes)로 출력한다. CKE 레벨감지부(700)는 내부-클럭인에이블신호(ckes)의 활성화 시 오토리프레쉬커맨드(AREFP6)가 감지되면 CKE-레벨신호(clk_sw)를 활성화시키고, 셀프리프레쉬커맨드 생성부(800)는 CKE-레벨신호(clk_sw)에 응답하여 셀프리프레쉬커맨드(sref)를 생성시킴으로써, 반도체 메모리 소자가 셀프리프레쉬모드에 진입되도록 한다.

<42> 이어 셀프리프레쉬커맨드(sref)에 응답하여 클럭 셀프리프레쉬-버퍼(400)는 대기상태로 진입하고 CKE 셀프리프레쉬-버퍼(300)는 구동을 시작하며, 클럭 노말버퍼(100) 및 CKE 노말버퍼(200)는 구동을 종료한다.

<43> 이후, 소자에 클럭인에이블신호(CKE)의 논리레벨 '하이'로의 천이가 인가되어, 셀프리프레쉬 모드의 탈출에 대한 명령이 인가된다. 따라서, CKE 셀프리프레쉬-버퍼를 통해 입력된 셀프리프레쉬-클럭인에이블신호(ckel_s)가 논리레벨 '하이'로 천이되므로, CKE 레벨감지부(700)가 CKE-레벨신호(clk_sw)를 비활성화시킨다. 이어, CKE-레벨신호(clk_sw)에 제어받는 클럭 셀프리프레쉬-버퍼(400)가 구동되어 외부클럭(CLK)의 라이징에지를 감지하여 반전된 클럭스트로빙신호(sref_clkz) 및 클럭스트로빙신호(clk_sref)를 출력하며, CKE 클럭동기화부(600)는 반전된 클럭스트로빙신호(sref_clkz)에 응답하여 내부-클럭인에이블신호(ckes)를 비활성화시킨다. 셀프리프레쉬커맨드생성부(800)는 클럭스트로빙신호(clk_sref)의 로우 액티브 시 CKE-레벨신호(clk_sw)와 내부-클럭인에이블신호(ckes)의 논리레벨 '로우'를 유지하므로, 셀프리프레쉬커맨드(sref)를 비활성화시킴으로써, 소자가 셀프리프레쉬모드를 탈출하도록 한다.

<44> 이어, 셀프리프레쉬커맨드(sref)에 응답하여 클럭 노말버퍼(100) 및 CKE 노말버퍼(200)가 구동되므로, 클럭인에이블신호(CKE)에 응답하여 CKE 노말버퍼(200)의 출력신호(ckel)가 논리레벨 '로우'로 천이되며, 클럭 노말버퍼(100)의 출력클럭(intCLK1)에 응답하여 내부클럭 생성부(500)가 내부클럭(intCLKp)을 생성한다. 또한, 셀프리프레쉬커맨드(sref)에 응답하여 CKE 셀프리프레쉬-버퍼(300) 및 클럭 셀프리프레쉬-버퍼(400)가 구동을 종료한다.

<45> 이를 도 2에 제시된 종래기술의 동작과 비교하여 보면, 본 발명에서는 클럭인에이블신호가 활성화되면, 이를 감지하여 셀프리프레쉬 모드 중 사용되는 클럭 셀프리프레쉬-버퍼를 구동시켜 외부클럭의 라이징에지를 감지하고, 감지된 클럭의 에지에서 상기 감지된 클럭인에이블신호의 논리레벨이 셋업과 홀드타임을 만족하는 경우에 비로소 셀프리프레쉬모드를 종료한다.

<46> 따라서, 본 발명에서는 셀프리프레쉬 모드에서 클럭인에이블신호에만 의존하여 셀프리프레쉬모드를 종료하지 않고, 인가된 클럭인에이블신호의 유효여부를 이때 감지되는 클럭의 라이징에지를 통해 판별하므로, 유효하지 않은 클럭인에이블신호로 인해 야기되었던 칩의 오동작을 방지할 수 있다.

<47> 도 5는 도 3의 클럭 셀프리프레쉬-버퍼의 내부 회로도이다.

<48> 도 5를 참조하면, 클럭 셀프리프레쉬-버퍼(400)는 외부클럭(CLK)을 스트로빙하기 위한 신호생성부(440)와, 셀프리프레쉬신호(sref) 및 CKE-레벨신호(clk_sw)의 활성화 시 신호생성부(440)를 구동시키기 위한 구동제어부(420)와, 셀프리프레쉬신호(sref) 및 CKE-레벨신호(clk_sw)에 응답하여 신호생성부(420)의 출력신호를 출력하기 위한 출력제어부(460)를 구비한다.

<49> 그리고 신호생성부(440)는 구동제어부(420)에 제어받아 외부클럭(CLK)의 에지를 감지하기 위한 에지감지부(442)와, 에지감지부(442)의 출력신호의 펄스폭을 확장하기 위한 펄스폭확장부(444)를 구비한다. 펄스폭확장부(444)는 에지감지부(442)의 출력신호를 지연시키기 위한 지연부(444a)와, 지연부(444a)의 출력신호와 에지감지부(442)의 출력신호를 입력으로 갖는 낸드게이트(ND1)와, 낸드게이트(ND1)의 출력신호를 반전시키기 위한 인버터(I2)와, 인버터(I2) 및 에지감지부(442)의 출력신호를 입력으로 가져 반전된 클럭스트로빙신호(sref_clkz)를 출력하기 위한 낸드게이트(ND2)를 구비한다.

<50> 출력제어부(460)는 반전된 셀프리프레쉬신호(srefdz)와 CKE-레벨신호(clk_sw)를 입력으로 갖는 노어게이트(NR2)와, 노어게이트(NR2)의 출력신호와 신호생성부(440)의 출력신호를 입력으로 가져 클럭스트로빙신호(clk_sref)를 출력하기 위한 낸드게이트(ND3)를 구비한다.

<51> 구동제어부(420)는 셀프리프레쉬신호(sref)를 반전시키기 위한 인버터(I1)와, 인버터(I1)의 출력신호(srefdz)와 CKE-레벨신호(clk_sw)를 입력으로 가져 신호생성부(440)를 구동하는 신호를 생성하기 위한 노어게이트(NR1)를 구비한다.

<52> 다음으로 셀프리프레쉬 클럭버퍼(400)의 동작을 살펴보도록 하면, 먼저 노말모드에서 셀프리프레쉬 클럭버퍼(400)는 반전된 셀프리프레쉬신호(srefdz)와 CKE-레벨신호(clk_sw)를 입력으로 갖는 출력제어부(460)에 의해서 클럭스트로빙신호(clk_sref)가 논리레벨 '하이'로 유지된다.

<53> 또한, 셀프리프레쉬 클럭버퍼(400)는 셀프리프레쉬신호(sref)가 활성화되면 동작 대기상태가 된다. 이후, CKE-레벨신호가(clk_sw)가 활성화되면 구동제어부(420)가 이에 응답하여 에지감지부(442)를 구동시켜 이때 인가되는 외부클럭(CLK)의 라이징에지를 감지하여 출력신호를 논리레벨 '로우'로 출력한다. 이어, 펄스폭확장부(444)에 의해서 상기 에지감지부(442) 출력신

호의 활성활구간이 확장되어 반전된 클럭스트로빙신호(sref_clkz)로 출력되며, 이는 출력제어부(462)를 통해서 클럭스트로빙신호(clk_sref)로 출력된다.

<54> 따라서, 클럭 셀프리프레쉬-버퍼(400)는 상술한 바와 같이 노말모드에서 구동되는 버퍼(100)에 비해 상대적으로 매우 작은 사이즈를 가질 뿐 아니라, 셀프리프레쉬 모드에서 CKE-레벨신호(clk_sw)가 비활성화된 이후에 비로소 구동되므로 이로 인한 전력소모는 소량이다.

<55> 도 6는 도 3의 CKE 클럭동기화부(600)의 내부회로도이다.

<56> 도 6를 참조하면, CKE 클럭동기화부(600)는 입력신호(in, inz)를 스트로빙하기 위한 출력신호 스트로빙부(620)와, 반전된 클럭스트로빙신호(sref_clkz)와 셀프리프레쉬신호(sref)에 응답하여 출력신호 스트로빙부(620)의 구동을 제어하기 위한 구동제어부(630)와, 출력신호 스트로빙부(620)의 출력신호(out, outz)를 입력받아 내부-클럭인에이블신호(ckes)를 생성하기 위한 출력신호생성부(640)와, 셀프리프레쉬신호(sref) 및 셀프리프레쉬-클럭인에이블신호(ckel_s)에 제어받아 상기 CKE 노말버퍼(ckel)의 출력신호를 입력신호(in, inz)로 생성하기 위한 입력신호 생성부(610)를 구비한다.

<57> 그리고 구동제어부(630)는 셀프리프레쉬신호(sref)와 반전된 클럭스트로빙신호(sref_clkz)를 입력을 갖는 낸드게이트(ND6)와, 낸드게이트(ND6)의 출력신호와 반전된 내부클럭(I6)을 입력으로 하여 출력신호 스트로빙부(620)의 구동을 제어하기 위한 신호를 출력하기 위한 낸드게이트(ND7)를 구비한다.

<58> 입력신호 생성부(610)는 셀프리프레쉬신호(sref)와 셀프리프레쉬-클럭인에이

블신호(ckel_s)를 입력으로 갖는 낸드게이트(ND4)와, 낸드게이트(ND4)의 출력신호와 클럭 노말버퍼(ckel)의 출력신호를 입력으로 갖는 낸드게이트(ND5)와, 낸드게이트(ND5)의 출력신호를 전달시키기 위한 트랜스퍼게이트(TR1)와, 트랜스퍼게이트(TR1)의 출력신호를 반전시켜 입력신호 inz로 출력하기 위한 인버터(I3)와, 낸드게이트(ND5)의 출력신호를 지연시켜 입력신호 in로 출력시키기 위한 인버터(I4, I5)를 구비한다.

<59> 다음으로 CKE 클럭동기화부(600)의 동작을 간략히 살펴보도록 한다.

<60> 먼저, 출력신호 스트로빙부(620)는 구동제어부(630)의 출력신호(clkp2ct)가 논리레벨 '로우'인 경우에는 내부-클럭인에이블신호(ckes)를 논리레벨 '로우'로 출력한다. 그리고 구동제어부(630)의 출력신호가 논리레벨 '하이'인 경우에는 입력신호 생성부(610)로 부터 인가되는 신호(in, inz)의 논리레벨에 따라 내부-클럭인에이블신호(ckes)의 논리레벨을 결정하게 된다.

<61> 노말모드에서 구동제어부(630)는 인가된 내부클럭(intCLKp)을 출력신호 스트로빙부(620)를 구동하기 위한 신호(clkp2CT)로 출력하며, 입력신호 생성부(610)는 CKE 노말버퍼(200)의 출력신호(ckel)의 레벨과 동일한 레벨의 신호를 출력신호 inz로 출력하고 이와 반대되는 레벨의 in를 출력한다. 따라서, 출력신호 스트로빙부(620)는 출력신호 out를 논리레벨 '하이'로 출력하며, 출력신호 생성부(640)는 이에 응답하여 내부-클럭인에이블신호(ckes)를 논리레벨 '로우'로 출력한다.

<62> 셀프리프레쉬 모드에서 구동제어부(630)는 반전된 클럭스트로빙신호(sref_clkz)를 구동하기 위한 신호(clkp2CT)로 출력하며, 입력신호생성부(610)는 셀프리프레쉬-클럭인에이블신호(ckel_s)의 레벨과 동일한 레벨의 신호 in를 출력한다. 따라서, 출력신호 스트로빙부(620)는 반전된 클럭스트로빙신호(sref_clkz)에 응답하여 셀프리프레쉬-클럭인에이블신호(ckel_s)가 활

성화되면 이에 응답하여 출력신호 out를 논리레벨 '하이'로 출력하며, 출력신호 생성부(640)는 이에 응답하여 내부-클럭인에이블신호(ckes)를 논리레벨 '로우'로 출력시킨다.

<63> 도 7은 도 3의 CKE 레벨감지부의 내부 회로도이다.

<64> 도 7를 참조하면, CKE 레벨감지부(700)는 오토리프레쉬신호(AREFP6)와 내부-클럭인에이블신호(ckes)를 입력으로 하여 셋신호를 생성하기 위한 셋신호생성부(720)와, 셋신호에 응답하여 CKE-레벨신호(clk_sw)를 활성화시키고, 셀프리프레쉬-클럭인에이블신호(ckel_s)에 응답하여 CKE-레벨신호(clk_sw)를 비활성화시키는 신호생성부(740)를 구비한다.

<65> 그리고 셋신호생성부(720)는 오토리프레쉬신호(AREFP6)의 펄스폭을 확장시키고 반전시켜 출력하기 위한 펄스폭확장부(722)와, 내부-클럭인에이블신호(ckes)와 파워업신호(pwrup)를 입력으로 갖는 노어게이트(NR3)와, 펄스폭확장부(722)와 노어게이트(NR3)의 출력신호와 셀프리프레쉬-클럭인에이블신호(ckel_s)를 입력으로 하여 신호생성부(740)의 하나의 셋신호를 출력하기 위한 노어게이트(NR4)와, 셀프리프레쉬-클럭인에이블신호(ckel_s)와 반전된 셀프리프레쉬신호(I7)를 입력으로하여 신호생성부(740)의 다른 하나의 셋신호를 출력하기 위한 노어게이트(NR5)를 구비한다.

<66> 신호생성부(740)는 셋신호생성부(720)의 출력신호인 셋신호에 응답하여 출력신호를 활성화시키고, 셀프리프레쉬-클럭인에이블신호(ckel_s)에 응답하여 출력신호를 비활성화시키기 위한 RS플립플롭(744)과, 파워업신호(pwrup)에 응답하여 RS플립플롭(744)의 출력노드를 초기화시키기 위한 초기화부(742)와, RS플립플롭(744)의 출력신호를 반전시켜 CKE-레벨신호(clk_sw)로 출력하기 위한 인버터(I8)를 구비한다.

<67> 동작을 간략히 살펴보면, CKE 레벨감지부(700)는 셋신호생성부(720)의 입력신호인 오토리프레쉬신호(AREFP6)와 내부-클럭인에이블신호(ckes)가 활성화되고 셀프리프레쉬-클럭인에이블신호(ckel_s)가 논리레벨 '로우'를 가질 때만, 신호생성부(740)에 래치하여 CKE-레벨신호(clk_sw)를 출력한다.

<68> 그리고 셀프리프레쉬모드에서는 셋신호생성부(720) 내 노어게이트(NR5)에 의해서 CKE-레벨신호(clk_sw)가 홀딩되며, 이후 셀프리프레쉬-클럭인에이블신호(ckel_s)가 활성화되면 신호생성부(740)에 의해서 CKE-레벨신호(clk_sw)가 비활성화 된다.

<69> 도 8은 도 3의 셀프리프레쉬커맨드생성부의 내부회로도이다.

<70> 도 8를 참조하면, 셀프리프레쉬커맨드생성부(800)는 내부-클럭인에이블신호(ckes)와 클럭스트로빙신호(clk_sref)를 입력으로 갖는 노어게이트(NR6)와, 노어게이트(NR6)의 출력신호와 파워업신호(pwrup)를 리셋신호로 가지며, CKE-레벨신호(clk_sw)를 셋신호로 갖는 RS플립플롭(820)과, RS플립플롭(820)의 출력노드를 초기화시키기 위한 초기화부(840)와, RS플립플롭(820)의 출력노드의 신호를 반전시켜 셀프리프레쉬커맨드(sref)로 출력하고, 셀프리프레쉬신호(sref)를 지연시켜 셀프리프레쉬지연신호(srefd)로 출력하기 위한 출력부(860)를 구비한다.

<71> 동작을 간략히 살펴보면, 셀프리프레쉬 커맨드 생성부(800)는 CKE-레벨신호(clk_sw)의 활성화 시 상기 셀프리프레쉬커맨드(sref)를 활성화시키고, 내부-클럭인에이블신호(ckes)와 클럭스트로빙신호(clk_sref)의 비활성화 시 셀프리프레쉬커맨드(sref)를 비활성화시킨다.

<72> 즉, 셀프리프레쉬 모드에서는 클럭인에이블신호(CKE)가 활성화되면 이에 응답하여 외부클럭(CLK)의 라이징에지를 감지하고, 감지된 라이징에지의 클럭(clk_sref)을 통해 클럭인에이

블신호가 셋업타임 및 홀드타임을 만족하는지 여부를 판단한 뒤 셀프리프레쉬커맨드(sref)를 생성하여 모드를 종료한다.

<73> 따라서, 종래와 같이 유효하지 않은 클럭인에이블신호의 발생으로 인한 소자의 오동작이 방지된다.

<74> 도 9는 도 3의 시뮬레이션 파형도로써, 셀프리프레쉬모드의 진입 및 탈출 시의 반도체메모리소자의 동작을 나타낸다.

<75> 이를 살펴보면, 셀프리프레쉬모드의 탈출 시 클럭인에이블신호(CKE)의 활성화 시 외부클럭(CLK)의 라이징에지를 감지한 클럭스트로빙신호(clk_sref)가 로우 액티브 된 이후에 셀프리프레쉬커맨드(sref)가 비활성화되어 종료되는 것을 확인할 수 있다.

<76> 도 10a은 도 3의 시뮬레이션 파형도로써, 셀프리프레쉬모드에서 유효하지 않은 클럭인에이블신호가 활성화되는 경우이다.

<77> 살펴보면, 상술한 바와 같이 유효하지 않은 클럭인에이블신호(CKE)가 인가되어도 이후 외부클럭(CLK)의 라이징에지를 감지한 클럭스트로빙신호(clk_sref)에 대해 상기 클럭인에이블신호가 셋업타임 및 홀드타임을 만족시키지 못하기 때문에 셀프리프레쉬모드가 종료되지 않는 것을 확인할 수 있다.

<78> 도 10b은 도 3의 시뮬레이션 파형도로써, 셀프리프레쉬모드 중 외부클럭이 인가되지 않는 동안 유효하지 않은 클럭인에이블신호가 활성화되는 경우이다.

<79> 이를 참조하여 보면, 외부클럭이 인가되지 않기 때문에 클럭스트로빙신호가 액티브되지 않으므로 클럭인에이블신호가 활성화되어도 셀프리프레쉬모드가 종료되지 않는 것을 확인할 수 있다.

<80> 도 11은 도 3의 CKE 클럭동기화부의 제2 실시예에 따른 내부 회로도이다.

<81> 도 11을 참조하면, 제2 실시예에 따른 CKE 클럭동기화부(600)는 입력신호(in, inz)를 스트로빙하기 위한 출력신호 스트로빙부(670)와, 셀프리프레쉬 구간에서 발생된 클럭스트로빙신호(clk_sref)를 카운팅하기 위한 카운팅부(660)와, 반전된 클럭스트로빙신호(sref_clkz)와 셀프리프레쉬신호(sref)에 응답하여 출력신호 스트로빙부(670)의 구동을 제어하기 위한 구동제어부(680)와, 출력신호 스트로빙부(670)의 출력신호(out, outz)를 입력받아 내부-클럭인에이블신호(ckes)를 생성하기 위한 출력신호 생성부(690)와, 카운팅부(660)의 출력신호 및 셀프리프레쉬-클럭인에이블신호(sref)에 제어받아 CKE 노말버퍼(ckel)의 출력신호를 입력신호(in, inz)로 생성하기 위한 입력신호 생성부(650)를 구비한다.

<82> 한편, 이를 도 6의 제1 실시예에 따른 CKE 클럭동기화부와 비교하여 보면, 카운팅부(660)가 추가되어 이에 의한 출력신호가 입력신호생성부(650)에 인가되기 전까지는 내부-클럭인에이블신호(ckes)가 논리레벨 '로우'로 천이되지 않는 것을 알 수 있다.

<83> 도 12는 도 11의 카운팅부의 내부 블록구성도이다.

<84> 도 12를 참조하면, 카운팅부(660)는 반전(I10)된 클럭스트로빙신호를 클럭신호(clk)로 가지며, 반전된 셀프리프레쉬신호(srefz)를 리셋신호(rst)로 가지며, 셀프리프레쉬-클럭인에이블신호(ckel_s)를 입력(in)으로 갖는 쉬프팅부 662와, 반전(I10)된 클럭스트로빙신호를 반전시키기 위한 인버터(I11)와, 인버터(I11)의 출력신호와 반전(I12)된 CKE-레벨신호를 입력으로 갖는 낸드게이트(ND8)와, 낸드게이트(ND8)를 클럭신호(clk)가 가지며, 반전된 셀프리프레쉬신호(srefz)를 리셋신호(rst)로 가지며, 쉬프팅부 662의 출력신호를 입력(in)으로 갖는 쉬프팅부 664와, 인버터(I11)의 출력신호와 반전(I13)된 CKE-레벨신호를 입력으로 갖는 낸드게이트(ND9)와, 낸드게이트(ND9)의 출력신호를 클럭신호(clk)로 가지며, 반전된 셀프리프레쉬신호(srefz)

를 리셋신호(rst)로 가지며, 쉬프팅부 664의 출력신호를 입력(in)으로 갖는 쉬프팅부 666를 구비한다.

<85> 상술한 쉬프팅부는 동일한 회로적 구현을 가지므로, 다음에서는 쉬프팅부 662를 예로써 살펴보도록 한다.

<86> 도 13은 도 12의 쉬프팅부의 내부 회로구성도이다.

<87> 도 13을 참조하면, 쉬프팅부(662)는 클럭신호(clk)의 비활성화 시 입력신호(in)를 전달하기 위한 트랜스퍼게이트 TR2와, 리셋신호(rst)에 제어받아 트랜스퍼게이트 TR2의 출력신호(r_lat)를 래치하기 위한 래치(662a)와, 클럭신호(clk)의 활성화 시 래치(662a)의 출력신호를 전달하기 위한 트랜스퍼게이트(TR3)와, 트랜스퍼게이트(TR3)의 출력신호를 래치하여 출력시키기 위한 래치(662b)를 구비한다.

<88> 도 11 내지 도 13를 참조하여, CKE 클럭동기화부(600)의 동작을 살펴보도록 한다.

<89> 셀프리프레쉬모드에서 CKE 클럭동기화부(600)는 클럭인에이블신호(CKE)가 활성화되어도 바로 출력되지 않고, 클럭인에이블신호(CKE)의 활성화 상태가 적어도 3클럭이상 유지된 경우에 한해 내부-클럭인에이블신호(ckes)를 비활성화시키므로써 셀프리프레쉬모드를 종료한다.

<90> 따라서, 클럭인에이블신호(CKE)가 3클럭 이상 유지되지 않는 경우에는 셀프리프레쉬모드가 종료되지 않으며, 대신 클럭인에이블신호(CKE)의 활성화 동안 DLL의 업데이트가 수행된다.

<91> 이와같이 셀프리프레쉬 모드 중 활성화된 클럭인에이블신호(CKE)를 통해 DLL을 업데이트하여 그 설정된 값을 잃어버리지 않기때문에, 종래에는 셀프리프레쉬모드 종료 후 필요했던 200 싸이클의 DLL의 설정타임이 필요하지 않다.

<92> 도 14는 제2 실시예에 따른 CKE 클럭동기화부를 구비한 경우 셀프리프레쉬 모드 중 DLL이 업데이트되는 과정에 대한 시뮬레이션 결과도이다.

<93> 도 14를 참조하면, 상술한 바와 같이 클럭 셀프리프레쉬-버퍼의 출력신호인 클럭스트로빙신호가 3개 '로우' 액티브된 이후에 내부-클럭인에이블신호(ckes)가 '로우'로 천이되고 그 바로 뒤에오는 클럭스트로빙신호(clk_sref)의 폴링 에지에 동기화되어 셀프리프레쉬 커맨드(sref)가 비활성화되어 셀프리프레쉬모드가 종료되는 것을 확인할 수 있다.

<94> 도 15또한 제2 실시예에 따른 CKE 내부클럭동기화부를 구비한 경우, 셀프리프레쉬 모드 중에 DLL이 업데이트되는 과정에 따른 시뮬레이션 결과도이다.

<95> 이를 도 14와 비교하여 보면, 셀프리프레쉬 모드 중 클럭인에이블신호(CKE)를 '하이'로 하여주므로 DLL이 업데이트되도록 하고, 이후 업데이트가 완료되면 다시 클럭인에이블신호(CKE)를 '로우'로 주어 셀프리프레쉬가 종료되지 않는 것을 알 수 있다. 즉, 클럭스트로빙신호의 로우 액티브가 3개 이상 감지되지 않으므로, 셀프리프레쉬 커맨드가 생성되지 않아 모드가 종료되지 않는 것을 알 수 있다.

<96> 전술한 본 발명은 셀프리프레쉬 모드 중 클럭인에이블신호의 활성화가 감지되면 외부클럭을 감지하여, 클럭인에이블신호가 외부클럭의 라이징에지에 대해 셋업타임 및 홀드타임이 유지되는 경우에 한해 셀프리프레쉬모드를 종료하므로써, 유효하지 않은 클럭인에이블신호의 발생 시 오동작이 발생되지 않도록 한다.

<97> 또한, 고주파수 동작에서 높은 효율을 구현하기 위해 셀프리프레쉬모드 동안 소정의 전류소모를 허용하는 경우, 셀프리프레쉬 모드 동안 DLL를 오프시키지 않고 온상태를 유지할 수 있다. 따라서, 본 발명은 필요에 따라 셀프리프레쉬모드의 종료를 클럭인에이블신호의 활성화

이후 소정의 클럭동안 신호의 레벨이 유지된 경우에 한정하여, 상기 클럭인에이블신호의 활성화 동안 DLL를 업데이트할 수 있다.

<98> 한편, 전술한 본 발명에서는 DLL의 업데이트를 위한 시간을 3클럭으로 가정하여 구현하였으나, 본 발명은 이에 제한받지 않는다.

<99> 상술한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속한 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

【발명의 효과】

<100> 전술한 본 발명은 셀프리프레쉬모드의 종료 시 클럭인에이블신호가 클럭의 셋업타임 및 홀드타임을 만족시키는 경우에 셀프리프레쉬모드를 종료하므로써, 유효하지 않은 클럭인에이블 신호의 발생으로 인한 반도체메모리소자의 오동작을 방지한다.

<101> 또한, 필요에 따라 셀프리프레쉬 모드 중 DLL를 업데이트할 수 있어, 셀프리르레쉬 모드 종료 후 필요했던 DLL 설정시간이 필요하지 않다.

【특허청구범위】**【청구항 1】**

노말모드에서 외부클럭을 입력받기 위한 클럭 노말버퍼;

노말모드에서 클럭인에이블신호를 입력받기 위한 CKE 노말버퍼;

셀프리프레쉬모드에서 클럭인에이블신호를 입력받아 셀프리프레쉬-클럭인에이블신호를 생성하기 위한 CKE 셀프리프레쉬-버퍼;

상기 클럭노말버퍼의 출력클럭으로 내부클럭을 생성하기 위한 내부클럭 생성수단;

입력된 클럭인에이블신호를 클럭신호에 동기시켜 내부-클럭인에이블신호로 출력하기 위한 CKE 클럭동기화수단;

내부에서 생성된 클럭인에이블신호의 레벨을 감지하여 CKE-레벨신호를 생성하기 위한 CKE 레벨 감지수단;

셀프리프레쉬모드 동안 상기 CKE-레벨신호에 제어받아 외부클럭을 입력받기 위한 클럭 셀프리프레쉬-버퍼; 및

상기 CKE-레벨신호에 응답하여 셀프리프레쉬커맨드를 활성화시키고, 상기 CKE-레벨신호 및 상기 클럭 셀프리프레쉬-버퍼의 출력신호에 응답하여 셀프리프레쉬커맨드를 비활성화시키는 셀프리프레쉬커맨드생성수단

을 구비하는 반도체메모리소자.

【청구항 2】

제1항에 있어서,

상기 클럭 셀프리프레쉬-버퍼는,

상기 외부클럭을 스트로빙하기 위한 신호생성부와,

셀프리프레쉬신호 및 상기 CKE-레벨신호의 활성화 시 상기 신호생성부를 구동시키기 위한 구동제어부와,

셀프리프레쉬신호 및 상기 CKE-레벨신호에 응답하여 상기 신호생성부의 출력신호를 제어하여 클럭스트로빙신호로 출력시키기 위한 출력제어부를 구비하는 반도체메모리소자.

【청구항 3】

제2항에 있어서,

상기 신호생성부는,

상기 구동제어부에 제어받아 상기 외부클럭의 에지를 감지하기 위한 에지감지부와,

상기 에지감지부의 출력신호의 펄스폭을 확장하여 제1 클럭스트로빙신호를 출력하기 위한 펄스폭확장부를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 4】

제2항에 있어서,

상기 출력제어부는

상기 반전된 셀프리프레쉬신호와 CKE-레벨신호를 입력으로 갖는 노어게이트와, 노어게이트의 출력신호와 상기 신호생성부의 출력신호를 입력으로 하여 제2 클럭스트로빙신호를 출력하

기 위한 낸드게이트로 구현되는 것을 특징으로 하는 반도체메모리소자.

【청구항 5】

제2항에 있어서,

상기 구동제어부는 셀프리프레쉬신호를 반전시키기 위한 인버터와, 상기 인버터의 출력신호와 CKE-레벨신호를 입력으로 가져 상기 신호생성부를 구동하는 신호를 생성하기 위한 노어게이트로 구현되는 것을 특징으로 하는 반도체 메모리 소자.

【청구항 6】

제3항에 있어서,

상기 펄스폭확장부는,

상기 에지감지부의 출력신호를 지연시키기 위한 지연부와, 지연부의 출력신호와 에지감지부의 출력신호를 입력으로 갖는 제1낸드게이트와, 상기 제1낸드게이트의 출력신호를 반전시키기 위한 인버터와, 상기 인버터 및 에지감지부의 출력신호를 입력으로 가져 상기 제1 클럭스트로빙신호를 출력하기 위한 제2낸드게이트로 구현되는 것을 특징으로 하는 반도체메모리소자.

【청구항 7】

제1항 또는 제2항에 있어서,

상기 CKE 클럭동기화수단은,

입력신호를 스트로빙하기 위한 출력신호 스트로빙부와,

상기 클럭스트로빙신호와 상기 셀프리프레쉬신호에 응답하여 상기 출력신호 스트로빙부의 구동을 제어하기 위한 구동제어부와,

상기 출력신호 스트로빙부의 출력신호를 상기 내부-클럭인에이블신호로 출력하기 위한 출력신호 생성부와,

상기 셀프리프레쉬신호 및 셀프리프레쉬-클럭인에이블신호에 제어받아 상기 CKE 노말버퍼의 출력신호를 입력신호로 생성하기 위한 입력신호 생성부
를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 8】

제7항에 있어서,

상기 구동제어부는 상기 셀프리프레쉬신호와 클럭스트로빙신호를 입력을 갖는 제1 낸드게이트와, 상기 제1 낸드게이트의 출력신호와 상기 내부클럭을 입력으로 하여 상기 출력신호 스트로빙부의 구동을 제어하기 위한 신호를 출력하기 위한 제2낸드게이트로 구현되는 것을 특징으로 하는 반도체 메모리 소자.

【청구항 9】

제7항에 있어서,

상기 입력신호 생성부는 셀프리프레쉬신호와 셀프리프레쉬-클럭인에이블신호를 입력으로 갖는 제1 낸드게이트와, 상기 제1 낸드게이트의 출력신호와 상기 노말버퍼의 출력신호를 입력으로 갖는 제2낸드게이트와, 상기 제2낸드게이트의 출력신호를 반전시켜 제1입력신호로 출력하

기 위한 제1인버터와, 상기 제2낸드게이트의 출력신호를 지연시켜 제2입력신호를 출력시키기 위한 제2 및 제3인버터로 구현되는 것을 특징으로 하는 반도체메모리소자.

【청구항 10】

제9항에 있어서,

상기 출력신호 스트로빙부는 상기 구동제어부에 제어받아 상기 제1입력신호를 상기 내부-클럭인에이블신호로 출력하는 것을 특징으로 하는 반도체메모리소자.

【청구항 11】

제1항 또는 제2항에 있어서,

상기 CKE 레벨감지수단은,

오토리프레쉬신호와 내부-클럭인에이블신호를 입력으로 하여 셋신호를 생성하기 위한 셋신호생성부와,

상기 셋신호에 응답하여 상기 CKE-레벨신호를 활성화시키고, 상기 셀프리프레쉬-클럭인에이블신호에 응답하여 CKE-레벨신호를 비활성화시키는 신호생성부를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 12】

제11항에 있어서,

상기 셋신호생성부는,

상기 오토리프레쉬신호의 펄스폭을 확장시키기 위한 펄스폭확장부와, 상기 내부-클럭인에이블신호와 파워업신호를 입력으로 갖는 제1노어게이트와, 상기 펄스폭확장부와 상기 제1노어게이트의 출력신호와 셀프리프레쉬-클럭인에이블신호를 입력으로 하여 상기 신호생성부의 제1셋신호를 출력하기 위한 제2노어게이트와, 상기 셀프리프레쉬-클럭인에이블신호와 반전된 셀프리프레쉬신호를 입력으로하여 상기 신호생성부의 제2셋신호를 출력하기 위한 제3노어게이트를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 13】

제11항에 있어서,

상기 신호생성부는,

상기 제1셋신호 및 상기 제2셋신호에 응답하여 출력신호를 활성화시키고, 상기 셀프리프레쉬-클럭인에이블신호에 응답하여 출력신호를 비활성화시키기 위한 RS플립플롭과, 상기 파워업신호에 응답하여 상기 RS플립플롭의 출력노드를 초기화시키기 위한 초기화부와, 상기 RS플립플롭의 출력신호를 반전시켜 CKE-레벨신호로 출력하기 위한 인버터를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 14】

제1항 또는 제2항에 있어서,

상기 셀프리프레쉬커맨드생성수단은,

상기 CKE-레벨신호의 활성화에 응답하여 상기 셀프리프레쉬커맨드를 활성화시키고,

상기 내부-클럭인에이블신호와 클럭스트로빙신호에 응답하여 셀프리프레쉬커맨드를 비활성화시키는 것을 특징으로 하는 반도체메모리소자.

【청구항 15】

제14항에 있어서,

상기 셀프리프레쉬커맨드생성수단은,

상기 내부-클럭인에이블신호와 클럭스트로빙신호를 입력으로 갖는 제1노어게이트와, 제1노어게이트의 출력신호와 상기 파워업신호를 리셋신호로 가지며, 상기 CKE-레벨신호를 셋신호로 갖는 RS플립플롭;

상기 RS플립플롭의 출력노드를 초기화시키기 위한 초기화부;

상기 RS플립플롭의 출력노드의 신호를 반전시켜 셀프리프레쉬커맨드로 출력하고, 상기 셀프리프레쉬신호를 지연시켜 셀프리프레쉬지연신호로 출력하기 위한 출력부를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 16】

제1항 또는 제2항에 있어서,

상기 CKE 클럭동기화수단은,

입력신호를 스트로빙하기 위한 출력신호 스트로빙부와,

셀프리프레쉬 구간에서 발생된 클럭스트로빙신호를 카운팅하기 위한 카운팅부와,

상기 클럭스트로빙신호와 상기 셀프리프레쉬신호에 응답하여 상기 출력신호 스트로빙부의 구동을 제어하기 위한 구동제어부와,

상기 출력신호 스트로빙부의 출력신호를 상기 내부-클럭인에이블신호로 출력하기 위한 출력신호 생성부와,

상기 카운팅부의 출력신호 및 셀프리프레쉬-클럭인에이블신호에 제어받아 상기 CKE 노말 버퍼의 출력신호를 입력신호로 생성하기 위한 입력신호 생성부를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 17】

제16항에 있어서,

상기 카운팅부는,

상기 반전된 클럭스트로빙신호를 클럭신호로 가지며, 상기 반전된 셀프리프레쉬신호를 리셋신호로 가지며, 상기 셀프리프레쉬-클럭인에이블신호를 입력으로 갖는 제1쉬프팅부와, 상기 반전된 클럭스트로빙신호를 반전시키기 위한 제1인버터와, 상기 제1인버터의 출력신호와 상기 반전된 CKE-레벨신호를 입력으로 갖는 제1 낸드게이트와, 상기 제1낸드게이트를 클럭신호가 가지며, 상기 반전된 셀프리프레쉬신호를 리셋신호로 가지며, 상기 제1쉬프팅부의 출력신호를 입력으로 갖는 제2쉬프팅부와, 상기 제1인버터의 출력신호와 상기 반전된 CKE-레벨신호를 입력으로 갖는 제2낸드게이트와, 상기 제2낸드게이트의 출력신호를 클럭신호로 가지며, 상기 반전된 셀프리프레쉬신호를 리셋신호로 가지며, 상기 제2쉬프팅부의 출력신호를 입력으로 갖는 제3

шуфтинг부를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 18】

제17항에 있어서,

상기 제1 내지 제3шуфтинг부에 있어서,

상기 클럭신호의 비활성화 시 입력신호를 전달하기 위한 제1트랜스퍼게이트와, 상기 리셋신호에 제어받아 상기 제1트랜스퍼게이트의 출력신호를 래치하기 위한 제1래치와, 상기 클럭신호의 활성화 시 상기 제1래치의 출력신호를 전달하기 위한 제2트랜스퍼게이트와, 상기 제2트랜스퍼게이트의 출력신호를 래치하여 출력시키기 위한 제2래치를 구비하는 것을 특징으로 하는 반도체메모리소자.

【청구항 19】

클럭인에이블신호가 비활성화되고, 외부-오토리프레쉬신호가 인가되는 단계;

상기 클럭인에이블신호를 클럭에 동기시켜 입력받아 이를 통해 셀프리프레쉬모드에 진입하는 단계;

상기 셀프리프레쉬모드에서 상기 클럭인에이블신호만 인가받는 단계;

상기 클럭인에이블신호가 활성화되는 단계;

상기 클럭인에이블신호를 클럭에 동기시켜 입력받아 이를 통해 셀프리프레쉬모드를 탈출하는 단계

를 갖는 반도체메모리소자의 셀프리프레쉬방법.

【청구항 20】

제19항에 있어서,

상기 셀프리프레쉬모드의 탈출단계에서,

상기 클럭인에이블신호의 활성화에 응답하여 클럭에 동기된 신호를 활성화시키는 단계;

상기 클럭에 동기된 신호의 활성화 시 상기 클럭인에이블신호의 활성화 여부를 감지하는 단계; 및

상기 감지단계의 결과에 따라 셀프리프레쉬모드를 탈출하는 단계

를 갖는 것을 특징으로 하는 반도체메모리소자의 셀프리프레쉬방법.

【청구항 21】

클럭인에이블신호가 비활성화되고, 외부-오토리프레쉬신호가 인가되는 단계;

상기 클럭인에이블신호를 내부클럭에 동기시켜 입력받아 이를 통해 셀프리프레쉬모드에 진입하는 단계;

상기 셀프리프레쉬모드에서 상기 클럭인에이블신호만 인가받는 단계;

셀프리프레쉬 구간 중에 상기 클럭인에이블신호가 활성화되고 외부클럭을 입력받아 DLL이 업데이트되는 단계;

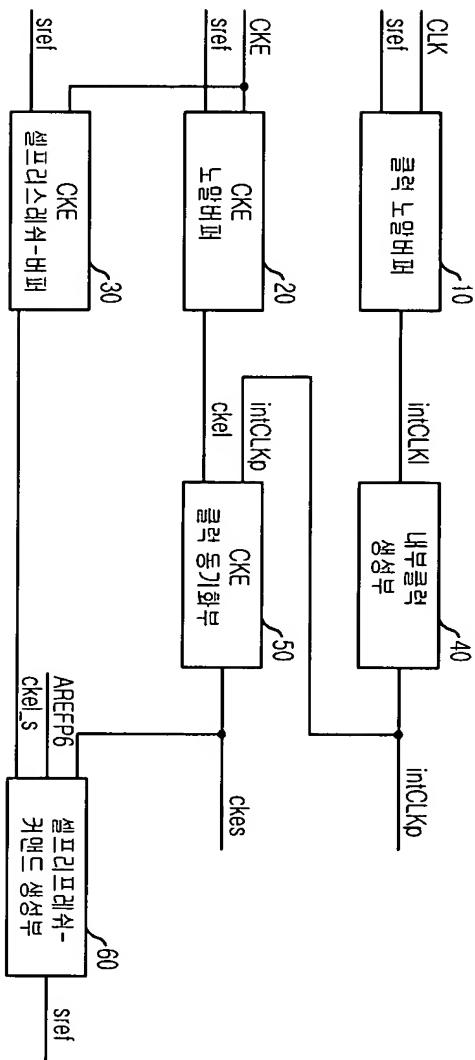
1020040014420

출력 일자: 2004/3/13

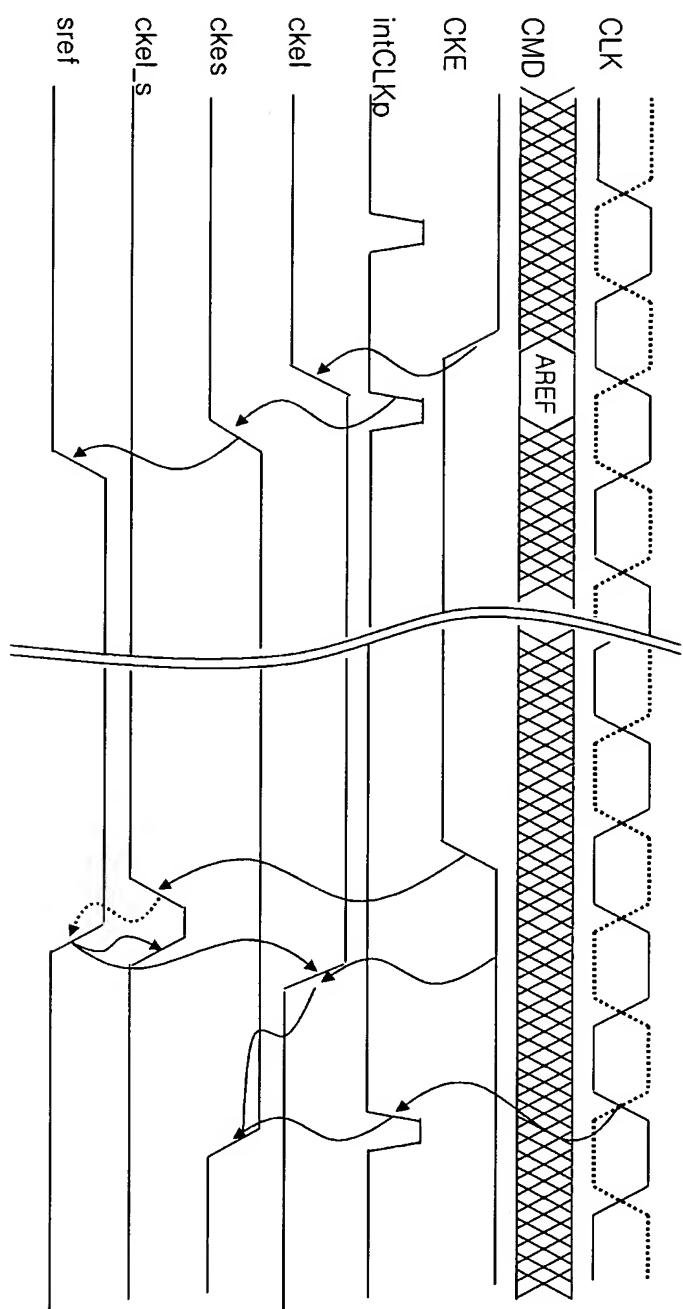
상기 클럭인에이블신호가 상기 외부클럭을 기준으로 소정시간 이상 동안 유지된 후 셀프리프레쉬모드를 탈출하는 단계
를 갖는 반도체메모리소자의 셀프리프레쉬방법.

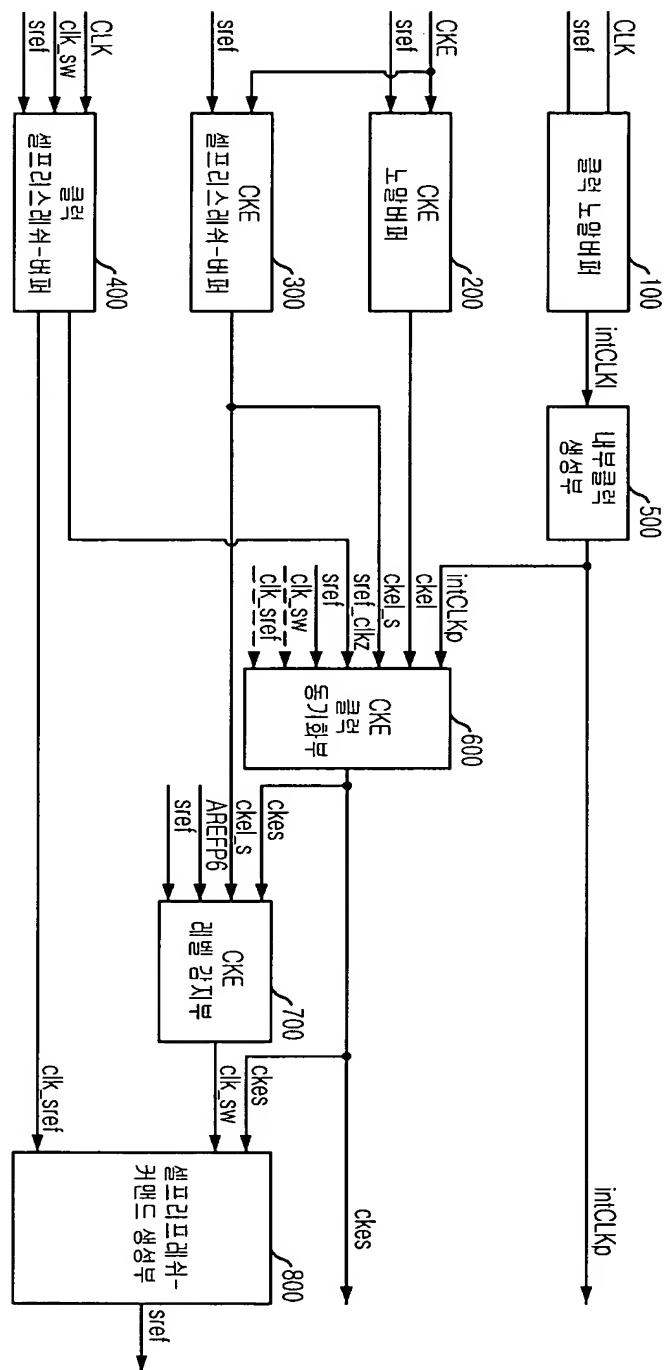
【도면】

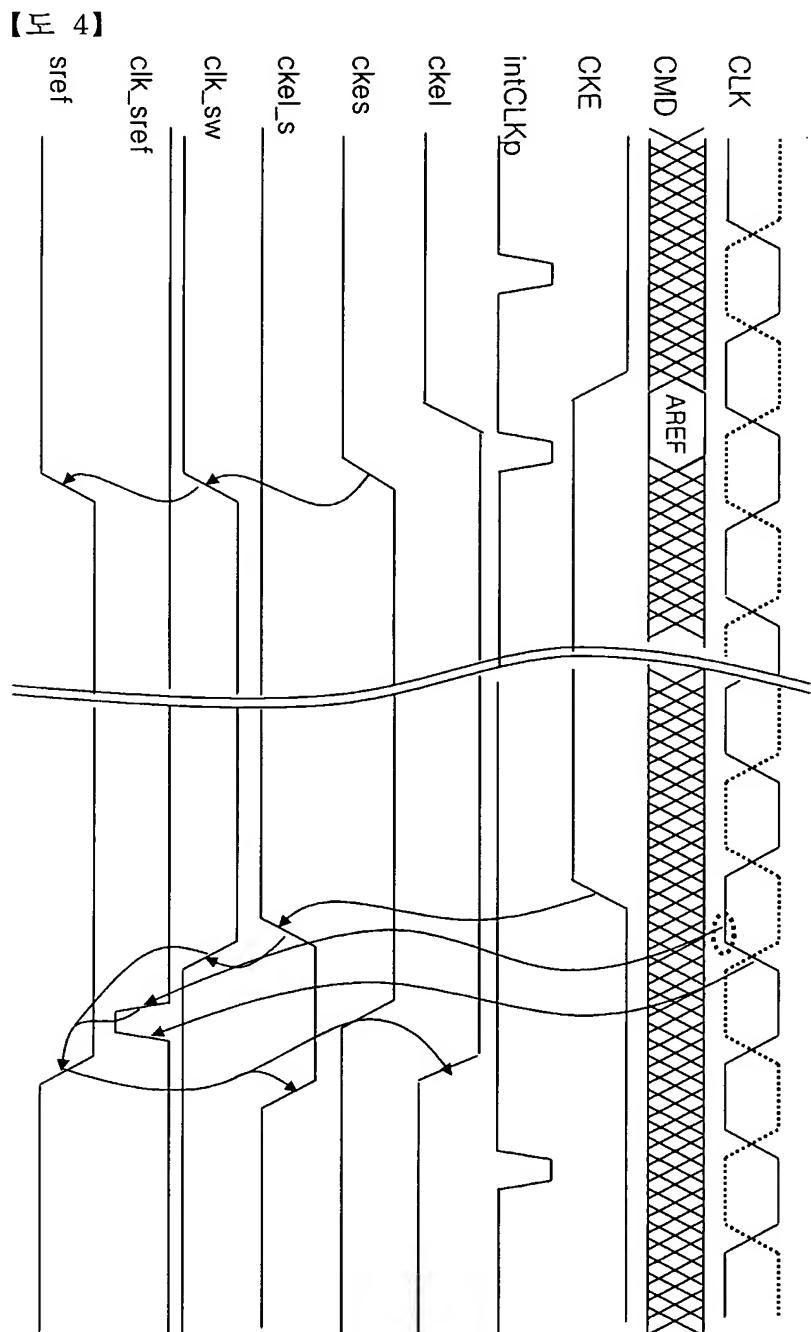
【도 1】



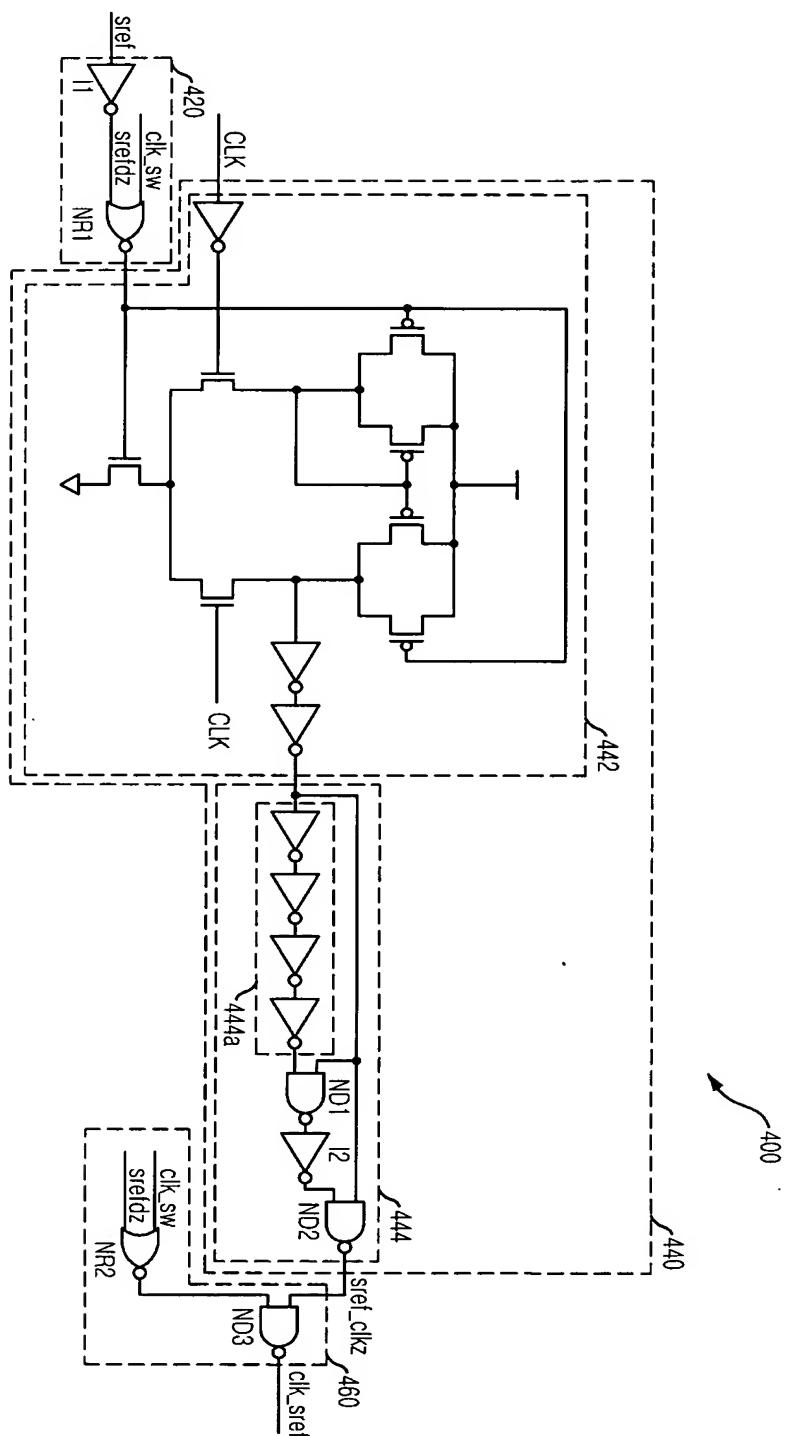
【보 2】



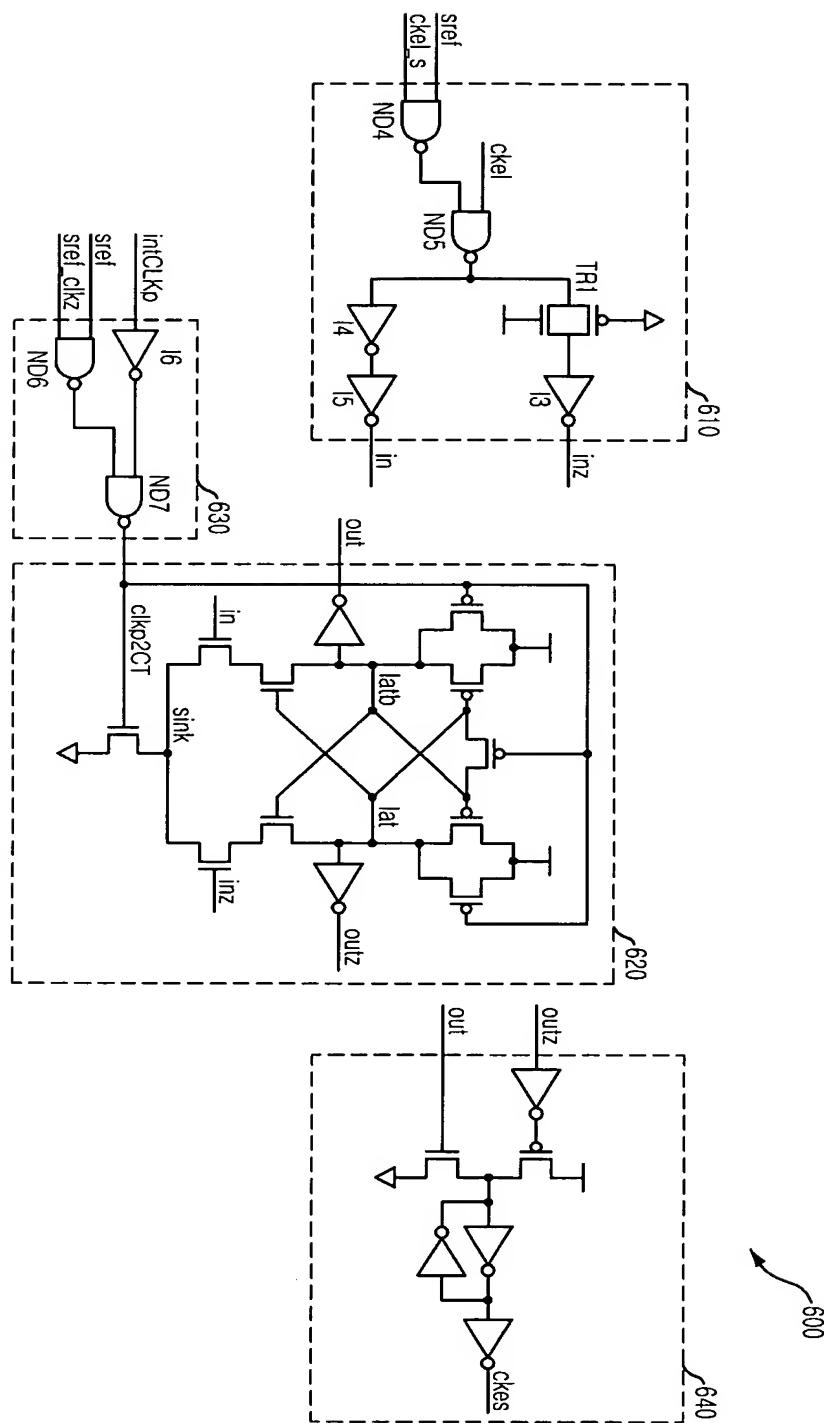
【**3**】



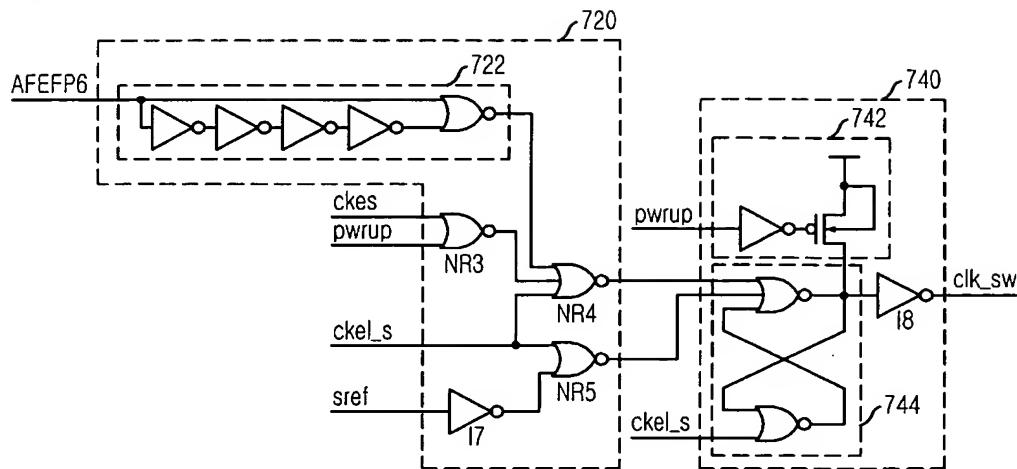
【도 5】



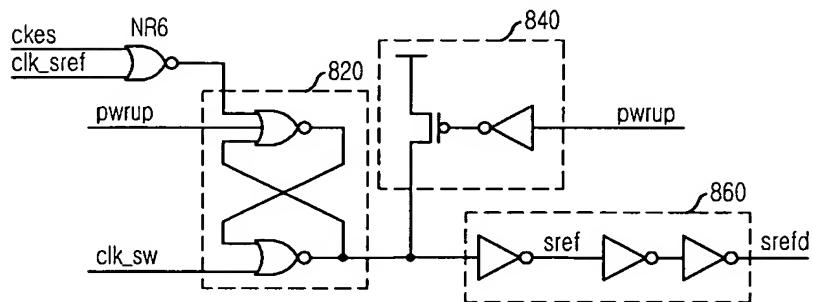
【도 6】



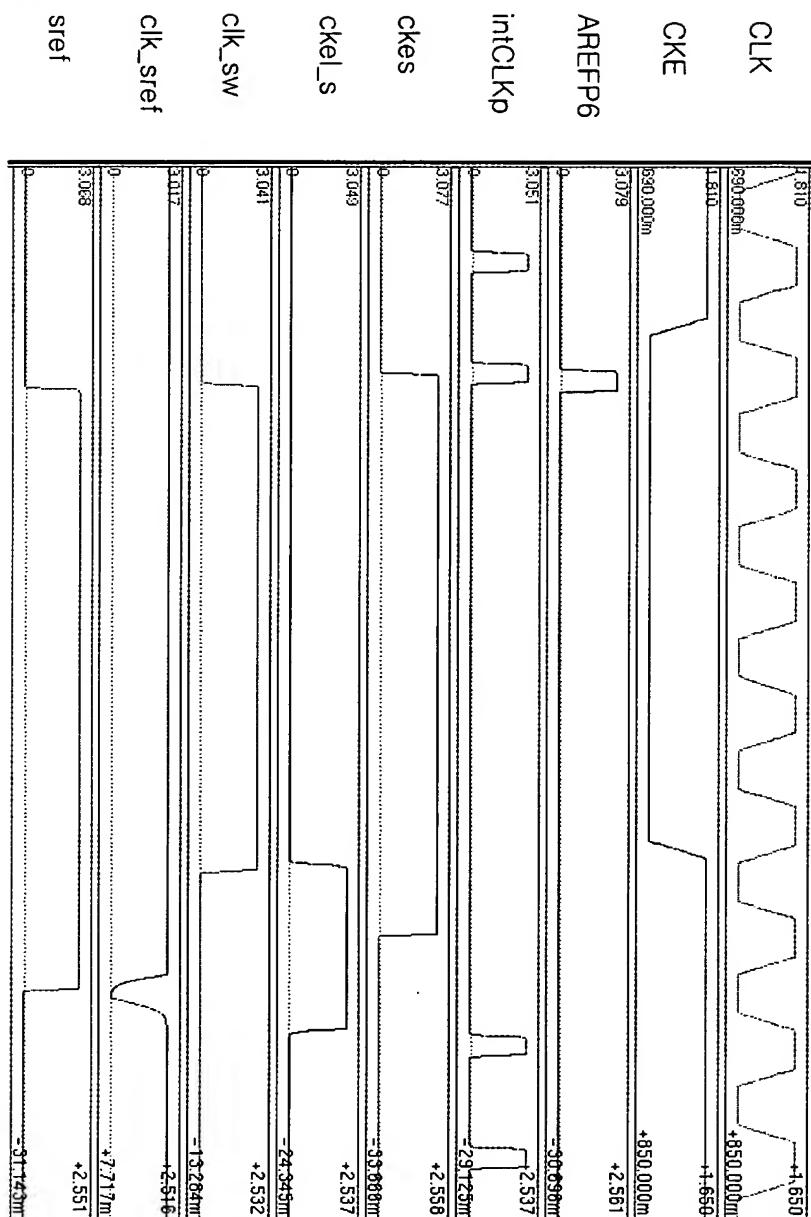
【도 7】

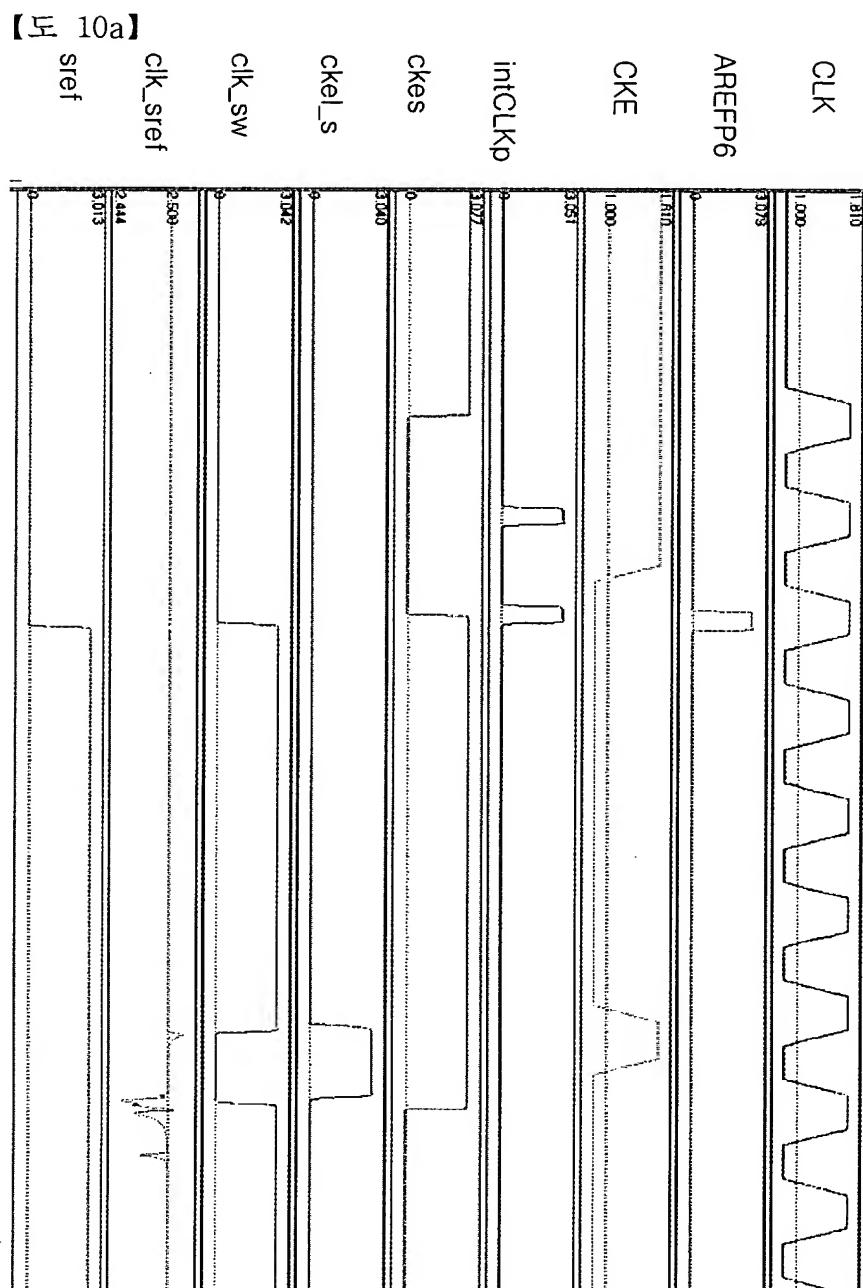


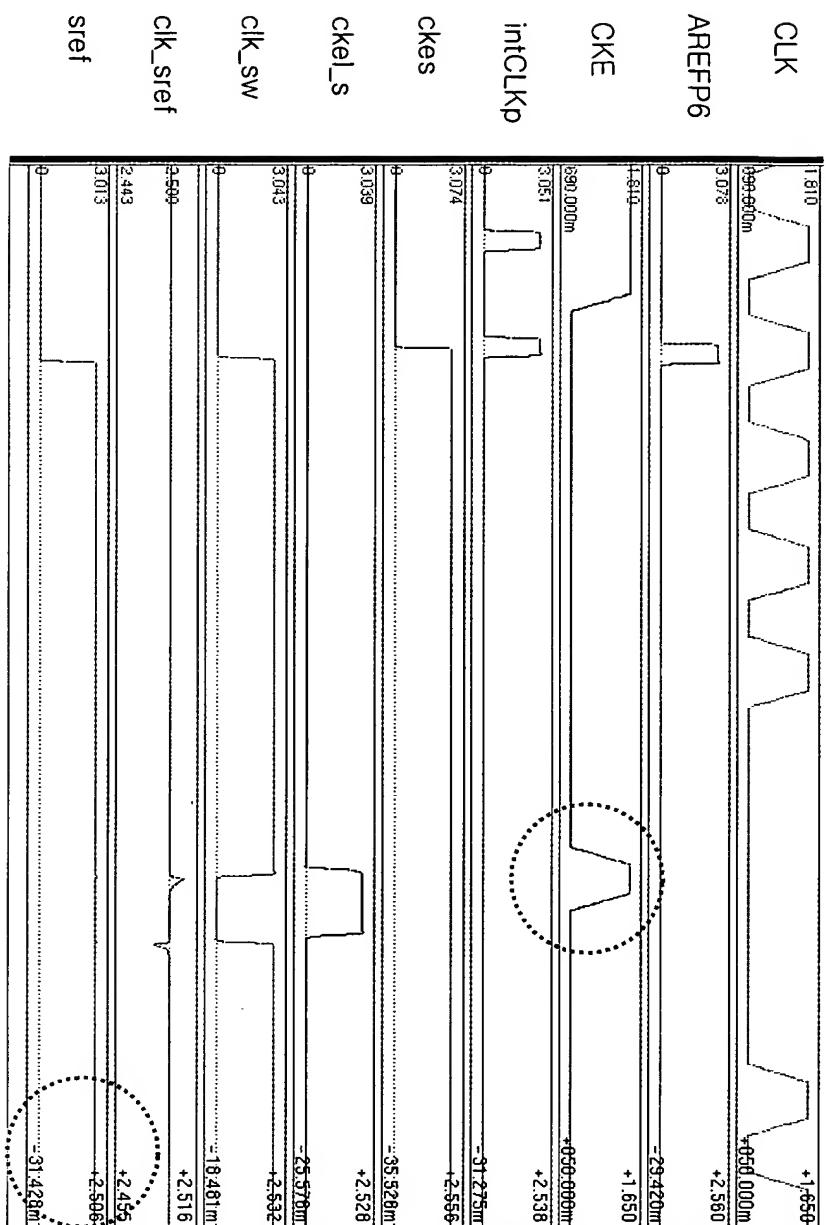
【도 8】



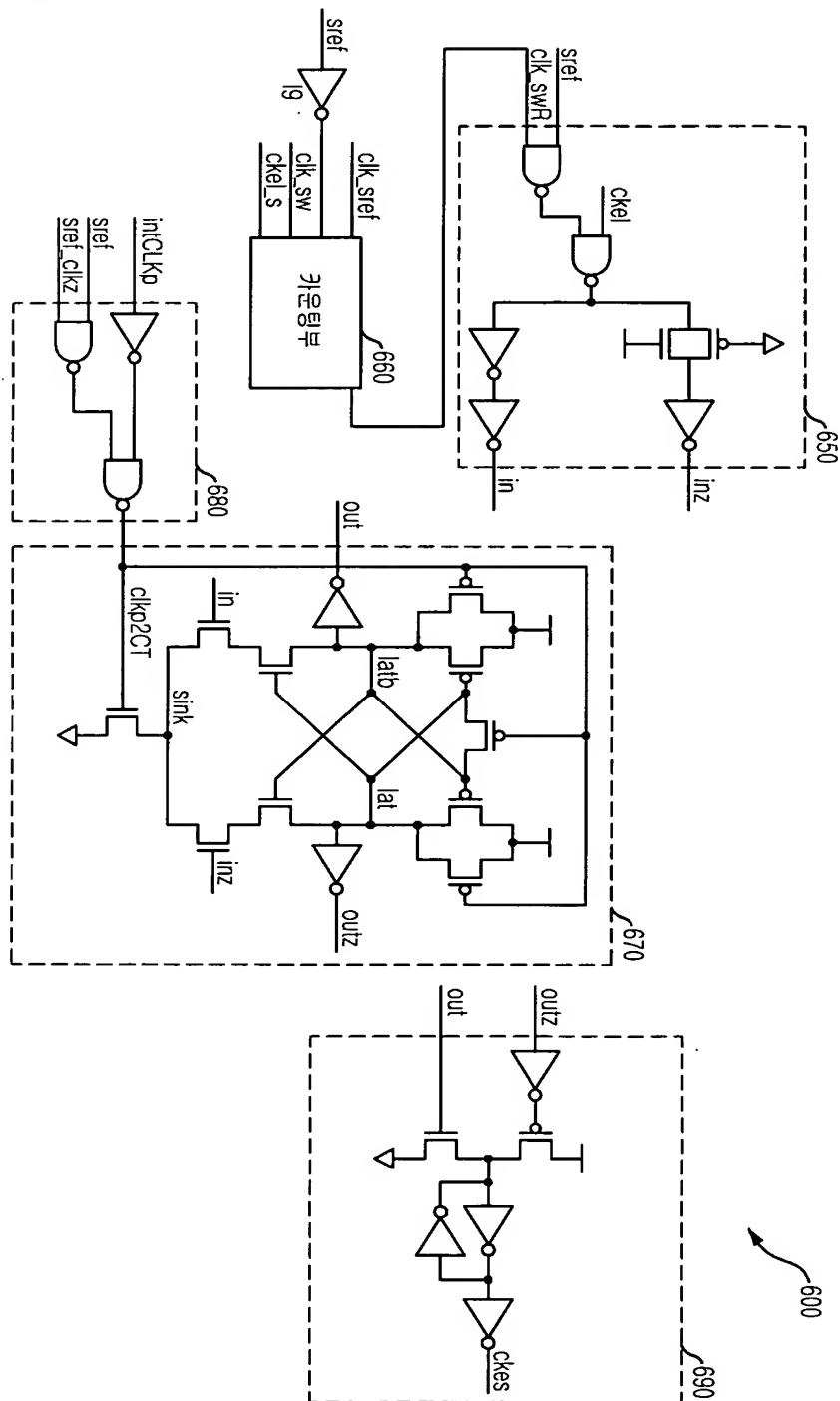
【보】 9】



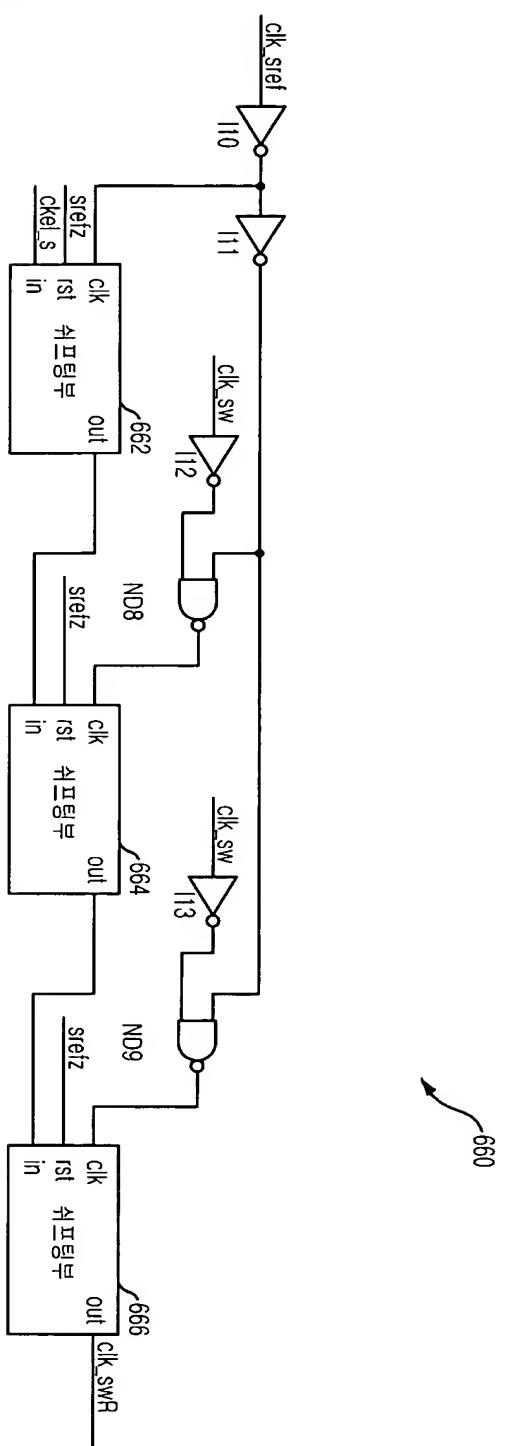


【**10b**】

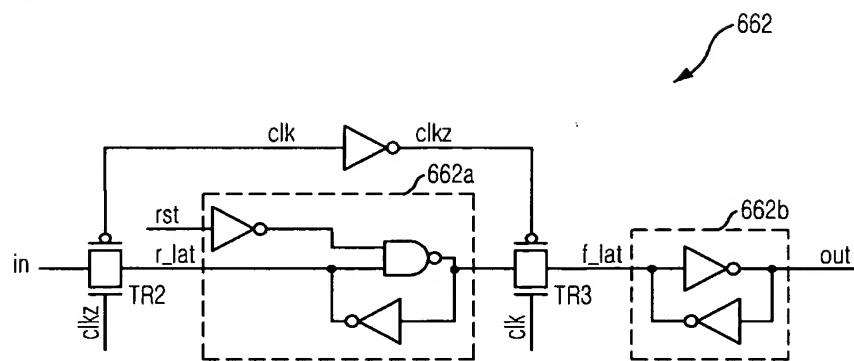
【도 11】



【도 12】



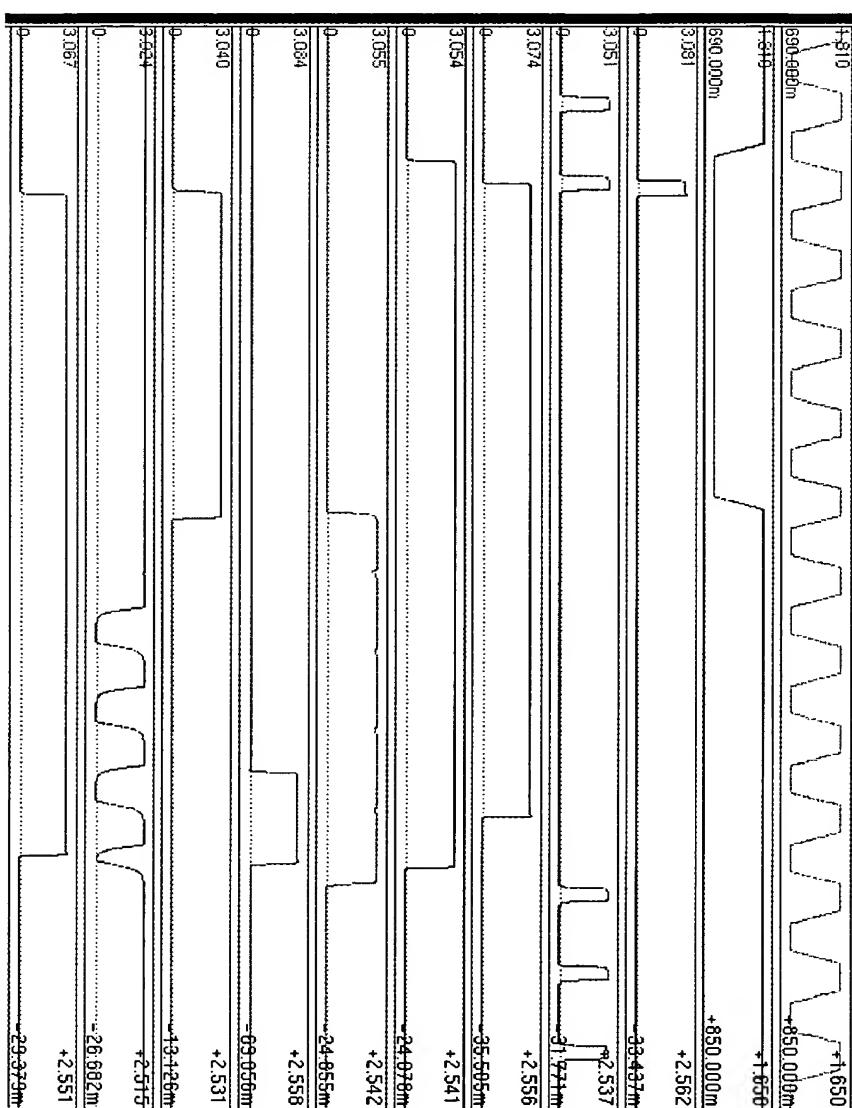
【도 13】



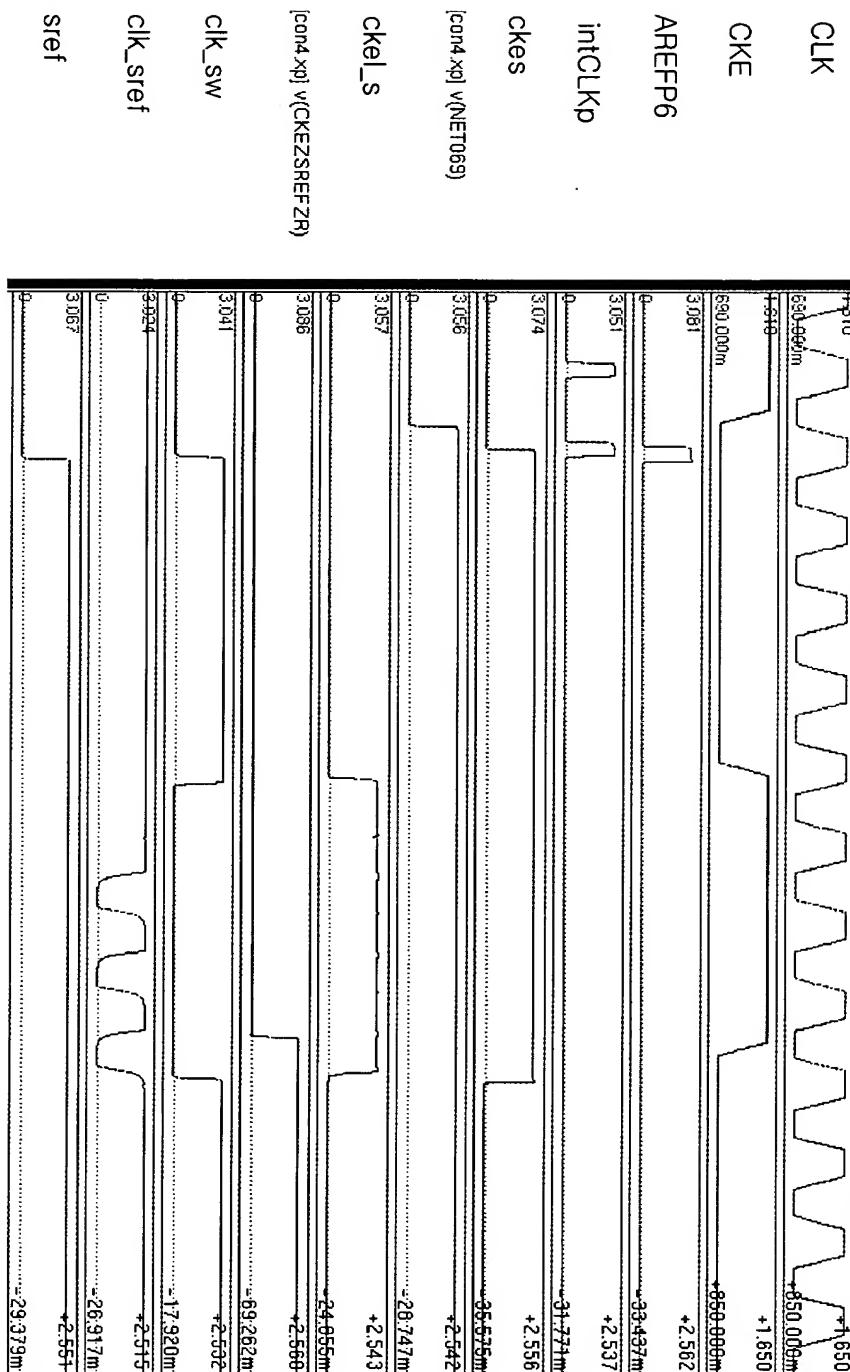
【도 14】

clk_sref

[con3xp] v(CKEZSRE
ckeI_s



【부 15】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.